ชื่อเรื่องวิทยานิพนธ์ การตรวจจับแรงดันตกชั่วขณะชนิดสามเฟสโดยวิธีซอฟต์แวร์เฟสล็อกลูป

ผู้เขียน นายพิเชษฐ์ ทานิล

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต (วิศวกรรมพลังงาน)

อาจารย์ที่ปรึกษาวิทยานิพนธ์ รองศาสตราจารย์ ดร. สุทธิชัย เปรมฤดีปรีชาชาญ

บทคัดย่อ

งานวิจัยนี้ได้นำเสนอวิธีการตรวจจับแรงดันตกชั่วขณะชนิดสามเฟสโดยใช้วิธีซอฟต์แวร์เฟสล็อกลูปตรวจจับค่า V_d ในตัวควบคุมเวกเตอร์ โดยที่แบบจำลองของซอฟต์แวร์เฟสล็อกลูปใช้ตัวควบคุมแบบเฟสตามและเฟสนำ และถูกนำมาวิเคราะห์สมรรถนะของระบบและคุณลักษณะของการกรองโดยใช้วิธีแผนภาพโบดีและทางเดินของราก ผลการจำลองการทำงานและผลทดลองจริง ได้ทดสอบตามเงื่อนไขในสภาวะการเกิดแรงดันตกชั่วขณะชนิดสามเฟสแบบสมดุลและแบบไม่สมดุล ต้นแบบอุปกรณ์จะถูกปฏิบัติการบนตัวประมวลผลสัญญาณดิจิตอล

ผลการวิจัยพบว่าต้นแบบอุปกรณ์ตรวจจับและอัลกอริทึมที่ได้นำเสนอนี้สามารถตรวจจับแรงดันตกชั่วขณะชนิดสามเฟสได้อย่างมีประสิทธิภาพและรวดเร็ว รวมไปถึงยังรองรับในการตรวจจับได้ทั้งสภาวะการเกิดแบบสมดุลและไม่สมดุล โดยที่เมื่อเกิดแรงดันตกแบบตื้นจะมีเวลาหน่วงในการตรวจจับที่มาก และในกรณีเกิดแรงดันตกชั่วขณะที่จุดบนคลื่นใกล้จุดตัดศูนย์ของสัญญาณไซน์จะทำให้ใช้เวลาในการตรวจจับที่มากและกรณีเกิดแรงดันตกชั่วขณะที่จุดบนคลื่นใกล้จุดค่ายอดของสัญญาณไซน์จะทำให้ใช้เวลาในการตรวจจับที่น้อย โดยที่เวลาหน่วงในการตรวจจับที่มากที่สุดสำหรับแรงดันตกชั่วขณะชนิดสามเฟสแบบไม่สมดุลโดยตกลงไปหนึ่งเฟส มีค่าน้อยกว่า 1/4 คาบ (5 มิลลิวินาที)

ลิขสิทธิ์มหาวิทยาลัยเชียงใหม่
Copyright© by Chiang Mai University
All rights reserved

Thesis Title Three Phase Voltage Sag Detection by Software Phase – Locked Loop Method

Author Mr. Piched Tanin

Degree Master of Engineering (Energy Engineering)

Thesis Advisor Assoc. Prof. Dr. Suttichai Premrudeepreechacharn

ABSTRACT

This research work presents a three phase voltage sag detection by software phase–locked loop (SPLL) method that using a V_d in the vector control for detecting. A SPLL model that uses a lag/lead controller, is derived in order to analyse the system performance and filtering characteristic by the use of bode diagrams and root-locus methods. Simulation and experimental results are tested under both balanced and unbalanced voltage sag. The prototype is implemented on a digital signal processor (DSP).

The experiments found that the prototype and proposed algorithm are capable of detecting three phase voltage sags in a fast and efficient manner. In addition, the algorithm guarantees the detection of both balanced and unbalanced voltage sags. The delay time is maximum value for shallow sags and the point-on-wave is the instant where the voltage sags begin. Hence, for a sinusoidal waveform, the detection time is maximum near the zero-crossing area and would be minimum near the peak value of waveform. The detection time of the worst case for a single-phase voltage sags is less than 1/4 cycle (5 ms).

ลิขสิทธิ์มหาวิทยาลัยเชียงใหม่
Copyright© by Chiang Mai University
All rights reserved